

文章编号:1007-2780(2012)03-0347-05

17.8 cm 彩色 AMOLED 驱动模块的研制

尹 盛¹, 江 博^{1*}, 李喜峰²

(1. 华中科技大学 电子科学与技术系, 湖北 武汉 430074, E-mail: yinhust@hust.edu.cn;
2. 上海大学 新型显示技术及应用集成教育部重点实验室, 上海 200072)

摘 要: 利用现场可编程门阵列结合液晶显示器(LCD)的驱动芯片研制了一个 17.8 cm(7 in)彩色 AMOLED 显示模块。用 Verilog 硬件描述语言编写了显示驱动控制程序。通过对 OLED 显示屏的研究, 选择了适合该显示屏的 LCD 驱动芯片。通过研究 LCD 驱动芯片的特性, 结合驱动 OLED 的实际需求, 提出了一种屏幕与 IC 的连接方案。采用奇偶列像素数据线交错排列、列驱动 IC 并行工作的方法, 克服了 LCD 驱动芯片点反转导致屏幕亮度损失一半的问题。针对数据驱动 IC 只能接收 6 bit/pixel 的数据, 而丢失了 2 bit 数据的问题, 文章在图像处理中引入了数字半调技术, 利用 Bayer 抖动法对输入数据进行处理, 提高了输出图像的质量。

关 键 词: 有源驱动 OLED; 驱动; FPGA ; Bayer 抖动

中图分类号: TN27; TN702 **文献标识码:** A **DOI:** 10.3788/YJYXS20122703.0347

Driving Module for 17.8 cm AMOLED

YIN Sheng, JIANG Bo*, LI Xi-feng

(1. Department of Electronic Science and Technology, Huazhong University of Science and Technology, Wuhan 430074, China, E-mail: yinhust@hust.edu.cn;
2. Key Laboratory of Advanced Display and System Application of Ministry of Education, Shang University, Shanghai 200072, China)

Abstract: A display driving module based on the Field Programmable Gate Array (FPGA) with LCD driver ICs was designed by the research of the 17.8 cm(7 in) AMOLED. The program is designed with Verilog HDL. By studying the characteristics of OLED display, the LCD driver ICs is chosen to fit it. A method connecting screen with ICs is present. Through using double data-driver and changing the polarity of the ICs, the problem that dot inversion of LCD Driver ICs is not matching AMOLED is resolved, and the brightness is doubled. For the data driver IC can only receive 6 bit/pixel data, but lost 2 bit data, this paper introduced the digital halftone technique. Using dynamic Bayer dithering algorithm on the low 2-bit input data to compare, and the treatment results is fed back to the high 6-bit data. Thus the output image quality is improved.

Key words: AMOLED; driving; FPGA; Bayer dithering

1 引 言

有机电致发光器件(OLED)作为新一代显示器件,具有轻薄、省电、全彩化、主动发光、响应速度快等优点,被认为是下一代显示技术^[1-2], OLED 技术已逐步用于电子产品中,三星、索尼等

收稿日期: 2011-12-19; 修订日期: 2012-02-13

基金项目: 国家“863”计划资助项目(No. 2008AA03A336); 国家自然科学基金(No. 61006005); 上海科委资助项目(No. 10d21100102)

作者简介: 尹盛(1966—),男,山东济阳人,博士,副教授,主要从事等离子体与物质的相互作用及有机电致发光器件方面的研究。

* 通讯联系人, E-mail: 280242506@QQ.com

各推出了其 OLED 产品。

有文献介绍了基于现场可编程门阵列(Field Programmable Gate Array, FPGA)技术,用内部无灰度控制的 STN-LCD 芯片作行列驱动,运用分场显示的数字灰度实现了 AMOLED 的驱动控制^[3-6]。目前国内还没有专门的 OLED 驱动芯片,本文选用 TFT-LCD 行列驱动芯片,通过 FPGA 的控制用于驱动 OLED 显示。由于数据驱动 IC 只能接收 6 bit/pixel 的数据,而输出图像为 8 bit/pixel,通常的方法是直接截取高位数据,而丢失的 2 bit 数据会导致图像损失部分细节,产生过渡不自然等缺陷^[7]。本文在图像处理中引入了数字半调技术,利用 Bayer 抖动法对输入数据进行处理,提高了输出图像的质量。成功实现了 17.8 cm(7 in)(640×3×480)全彩 OLED 显示屏的动态视频显示,灰度为 64 级,比先期的工作进一步改善了图像质量^[5]。

2 驱动方案设计

2.1 像素单元

像素电路为两管单元,如图 1 所示。图中 2 个 TFT 管均为 n 沟道。其中 T_1 是寻址管, T_2 为驱动管, C 为存储电容。在写入数据信号时,地址线电压 V_{SCAN} 为高,使 T_1 管导通,数据电压 V_{DATA} 写入并存储到电容 C 上,并同时使 T_2 管开启,驱动 OLED 发光。当写信号结束时,地址线电压 V_{SCAN} 为低, T_1 管关闭。驱动管 T_2 则在存储电容 C 的控制下继续导通,维持像素在整帧时间内显示发光。

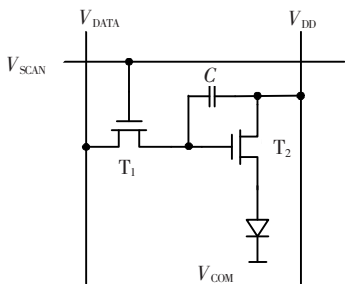


图 1 像素单元电路
Fig. 1 Pixel circuit

2.2 总体方案

17.8 cm(7 in)AMOLED 外围驱动电路的总体架构如图 2 所示,PC 输出的图像信号通过数字视频接口(DVI)传送给 DVI 解码芯片,由解码芯

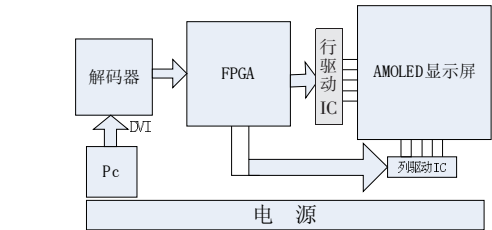


图 2 系统总体框图
Fig. 2 Block diagram of the system

片将信号解码成时序控制信号和 RGB 数据信号,再输送给 FPGA 进行数据处理。处理完的数据经缓存后,再根据时间同步信号写入驱动 IC 中,通过对 LCD 行、列驱动 IC 的控制来实现 OLED 屏幕显示。

解码芯片采用 Silicon Image Sil141B, FPGA 采用 Altera Cyclone II 系列的 EP2C5T144C6,行列驱动分别选择采用 NOVATEK 公司的 NT39208 和 NT39411。电源模块由 TPS5430、LT1763、DM7407 和 FAN1112D 构建。

2.3 IC 的选用及连接

选择驱动 IC 时,主要从芯片的封装方式、适合屏幕的分辨率以及输出电压的范围大小等角度来考虑,选择适合的驱动芯片。本文行列驱动分别选择采用 NOVATEK 公司的 NT39208 和 NT39411。

NT39208 和 NT39411 的参数如表 1 所示。NT39208 是行驱动 IC,输出电压范围在 $-20\sim40$ V,输出引脚数为 240,最大工作频率 200 kHz。NT39411 是数据驱动 IC,输出电压范围在 $0.1\sim15$ V,最大工作频率 50 MHz,引脚数位 1 200,输出灰度级 64 级,点反转驱动,可输入 14 个伽马校正电压。

表 1 NT39208 和 NT39411 参数
Table 1 Parameters of driver IC

	NT39208	NT39411
输出电压范围	$-20\sim40$ V	$0.1\sim15$ V
灰度级		64
引脚数	640	200 kHz
工作频率	1 200	50 MHz

我们选用的列驱动 NT39411 是点反转工作方式,即相邻的输出管脚极性是相反的^[8]。由于该驱动 IC 的点反转驱动特性,不能直接用于

OLED 的驱动。本文采用奇偶列像素数据线交错排列、列驱动 IC 并行工作的方法,解决这一问题。

驱动 IC 的连接方法如图 3 所示,屏的数据线引线为 1 920 根(640×RGB),数据驱动 IC (NT39411)上下双面引线连接,奇偶线上下分开。上引线的顺序为 R1、B1、G2...,下引线的顺序为 G1、R2、B2…。由于上下两面的驱动 IC (NT39411)互为镜像,所以上下方的 4 片 IC 都只接奇数管脚 out1、out3、out5…。同时设置 IC 的极性控制信号 POL(上方 IC 的极性控制信号 POL=1,下方 IC 极性控制信号 POL=0)使奇偶数据线都能获得一样的正极性电压。这样 4 片 IC 的联合使用可解决液晶驱动的极性反转不适用 OLED 屏的问题。

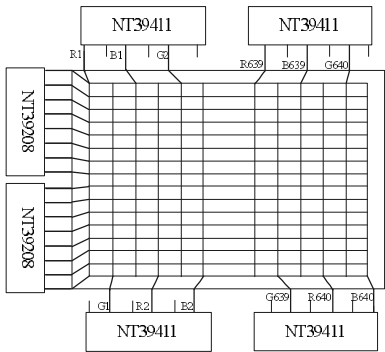


图 3 IC 连接示意图

Fig. 3 Connection of driving IC

图 4 为已绑定驱动 IC 的 OLED 显示屏。IC 的引线由 4 片柔带引出。

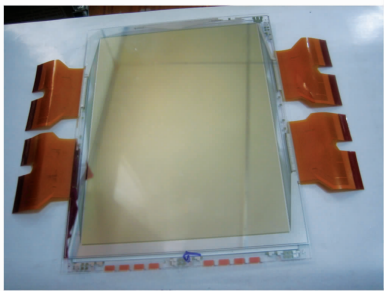


图 4 已绑定驱动 IC 的 OLED 显示屏

Fig. 4 OLED display with driving IC

2.4 FPGA 控制器

FPGA 是整个驱动电路的数据处理及控制核心,时序控制和数字信号处理都由 FPGA 来完成。FPGA 内部模块框图如图 5 所示,按功能可分为 3 部分,分别是数据处理模块、状态机模块、

地址发生器模块。

状态机模块产生时序同步信号,同时还要协调和控制数字信号处理模块与内存地址发生器模块之间的工作。

数字信号处理模块对输入的 RGB 三基色信号进行实时处理,并在状态机模块的控制下将输出数据保存到 FPGA 片内 RAM 中。数字信号处理模块和片内 RAM 之间通过地址发生器产生的信号来进行数据交换。

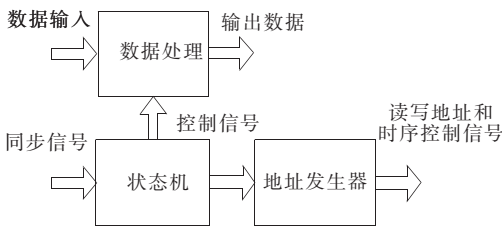


图 5 FPGA 内部模块框图

Fig. 5 Block diagram of modules in FPGA

地址发生器负责控制片内 RAM 的读写频率和读写地址。由于片内 RAM 能实现独立的读写操作,因此,地址发生器要同时处理读和写两套地址发生过程,实现读写数据的独立运行。

本系统中 DVI 解码器输出的 RGB 三基色信号具有 256 级灰度,也就是说,三基色信号每个子像素的数据是 8 bit/pixel,而数据驱动 IC 只能接收 6 bit/pixel 的数据,即输出图像只具有 64 级灰度,因此,输入数据和输出数据之间丢失了 2 bit 的数据。本文在数字图像处理中引入了数字半调技术^[9],利用 Bayer 抖动法对输入数据的低 2 位进行比较处理^[10],将处理后的结果反馈给高 6 位数据,对高位数据进行修正。通过对高位数据的人工修正,使得输出图像在一定区域内的像素值产生一定的变化,使得输出图像颜色过渡自然,提高了输出图像的质量。利用 Bayer 抖动法进行半调图像处理的流程图如图 6 所示。

Bayer 抖动法通过输出图像每个像素值与抖动模板中相对应的值相比较而得到的输出结果。

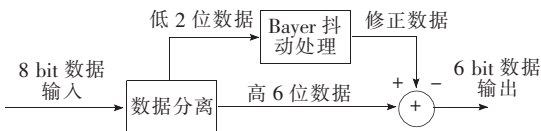


图 6 Bayer 模板数据修正流程图

Fig. 6 Data processing with Bayer template

我们将输入图像的每个像素 $I(i,j)$ 与相应的屏幕矩阵中的阈值 $S(i,j)$ 相比较,得到半调后的结果 $H(i,j)$,如式(1)所示。若像素值大于等于模板中相对应的阈值,则输出为“1”,若像素值小于模板中相对应的阈值,则输出为“0”。

$$H(i,j) = \begin{cases} 1, I(i,j) \geq S(i,j) \\ 0, I(i,j) < S(i,j) \end{cases} \quad (1)$$

抖动处理的结构如图 7 所示。当 DE_in 信号的上升沿到来时,行计数器的值加 1,并选通 2×2 抖动模板的第一行(行 S1j)或第二行(行 S2j)。当 ODCK_in 信号的上升沿到来时,列计数器的值加 1,并选通 2×2 抖动模板的第一列(列 Si1)或第二列(列 Si2)。将选通的 MUX 中的数

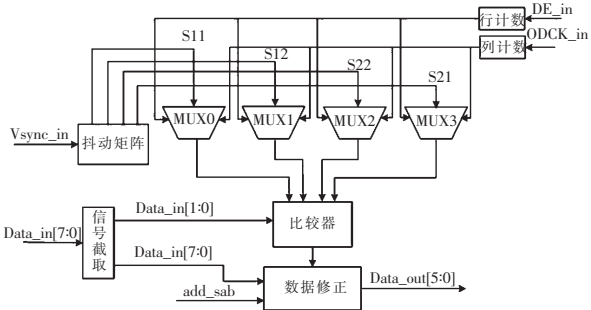


图 7 图像抖动处理结构图

Fig. 7 Block diagram of dithering processing

据传输到比较器中与低 2 位的图像数据进行比较,当低 2 位的数据大于或等于 MUX 中的数据时,比较器输出“1”;当低 2 位的数据小于 MUX 中的数据时,比较器输出“0”。根据将比较器输出的数值,对高 6 位的图像数据进行数据修正。

输入信号 add_sub 决定数据修正的算法。add_sub 为低电平时,对修正数据做减法运算。当比较器输出为“1”时,保持其对应像素的高 6 位数值不变;当比较器输出为“0”时,其对应像素高 6 位数值减 1。为了防止减法运算出现溢出现象,当比较器输出为“0”并且其对应像素高 6 位数值为 0 时,该像素不做减法运算,保持像素值不变。add_sub 为高电平时,对修正数据做加法运算。当比较器输出为“1”时,对应像素高 6 位数值自加 1;当比较器输出为“0”时,保持其对应像素高 6 位数值不变。为了防止加法运算出现溢出现象,当比较器输出为“1”并且其对应像素高 6 位数值为 63 时,该像素不做加法运算,保持像素值不变。

数据处理模块的仿真波形如图 8 所示。数据处理模块输入数据和输出数据之间有 3 个像素时钟的延迟。为了确保各个数据之间的同步性,本文在将数据输出到片内 RAM 之前,利用 D 触发

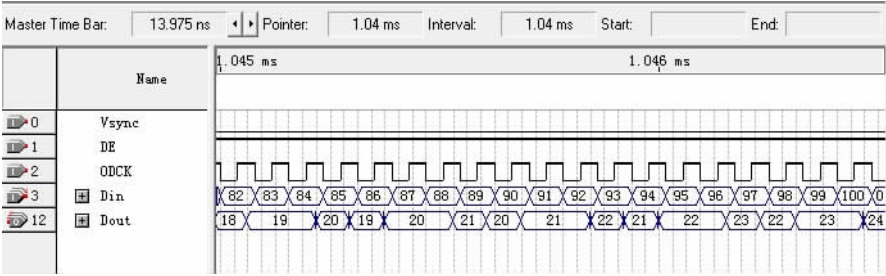


图 8 数据处理模块的仿真波形

Fig. 8 Waveform of data processing

器对各个数据进行同步处理。因此,在图像数据输入数据处理模块和图像数据存入片内 RAM 之间有 4 个像素时钟的延迟。

3 显示结果

测试 AMOLED 屏为 17.8 cm(7 in),分辨率为 640×480 ,画面为动态视频,64 级灰度,帧频为 60 Hz。图 9 为数码相机拍摄的其显示效果。可以看出画面清晰,过渡自然,色彩鲜艳,证明此驱动模块达到了预期目标。

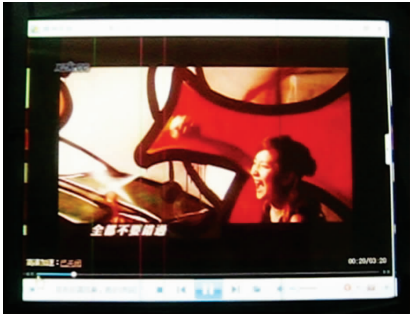


图 9 显示效果图

Fig. 9 Display Image

4 结 论

利用现场可编程门阵列 FPGA 结合液晶显示器的驱动芯片设计了该驱动模块,将数据处理、控制单元都集成在 FPGA 中。采用奇偶列像素数据线交错排列、列驱动 IC 并行工作的方法,克

服了 LCD 驱动芯片点反转导致屏幕亮度损失一半的问题。在图像处理模块中引入了数字半调技术,对显示数据的低 2 位加以利用,提高了输出图像的质量。并利用 FPGA 内部 RAM 作为输出缓存,大大减少了布线难度和硬件成本。

参 考 文 献:

[1] Nathan A, Kumar A, Sakarya K, *et al.* Amorphous silicon thin film transistor circuit integration for organic LED displays on glass and Plastic [J]. *Solid-State Circuits*, 2004, 39(9):1477-1486.

[2] Baek J H, Lee M H, Lee J H, *et al.* A current-mode display driver IC using sample-and-hold scheme for QVGA full-color AMOLED displays [J]. *Solid-State Circuits*, 2006, 41(12):2974-2982.

[3] 尹盛,程帅,沈亮,等. 2 英寸全彩色 AM-OLED 显示屏的驱动方案 [J]. 现代显示, 2003, 37(3):43-46

[4] 金茂竹,刘卫忠,尹盛,等. FPGA 实现全彩色 OLED 动态视频显示控制 [J]. 华中科技大学学报:自然科学版, 2005, 33(6):98-101.

[5] 尹盛,陈杰,夏淑淳,等. 基于 FPGA 的 AMOLED 驱动方案 [J]. 液晶与显示, 2011, 26(2):188-193.

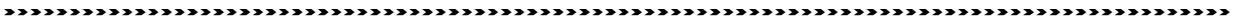
[6] 张雷,吴华夏,胡俊涛,等. 一种基于 FPGA 的 OLED 显示系统 [J]. 液晶与显示, 2011, 26(4):538-543.

[7] 雷缙铭,邹雪城,邹望辉,等. 应用于 LCD 控制器的动态抖动算法及帧速率控制技术 [J]. 微电子学与计算机, 2004 (5):22-24.

[8] 杨虹,王刚,唐志飞,等. TFT 液晶显示屏驱动方法的研究 [J]. 微电子学, 2000, 30(1):39-42.

[9] Ulichney R. *Digital Halftoning* [M]. Cambridge, Mass:MIT Press, 1987:5-58.

[10] 赵一刚,孙鹏飞,赵立晴,等. 基于 FPGA 的 TFT 显示屏控制系统的设计与实现 [J]. 光电子技术, 2009, 29(2): 130-134.



学术论文英文摘要写作质量标准(试行)

为了让中文学术期刊学术论文以更高的质量走向国际,以利于国际科技界对中国科技事业的了解和交流,有必要规范英文摘要的质量标准:

一、英文摘要是应用符合英文语法的文字语言,以提供文献内窗口梗概为目的,不加评论和补充解释确切地论述文献重要内容的短文。

二、英文摘要必须符合“拥有与论文同等量的主要信息”的原则。为此,英文摘要应重点包括 4 个要素,即研究目的、方法、结果和结论。在这 4 个要素中,后 2 个是最重要的。在执行上述原则时,在有些情况下,英文摘要可包括研究工作的主要对象和范围,以及具有情报价值的其他重要的信息。当前学术期刊上英文摘要的主要问题是要素不全,繁简失当。

三、英文摘要的句型力求简单,通常应有 10 个左右意义完整、语句顺畅的句子。

四、英文摘要不应有引言中出现的内容,也不要对论文内容作诠释和评论,不得简单重复题名中已有的信息;不用非公知公用的符号和术语,不用引文,除非该论文证实或否定了他人已发表的论文,缩略语、略称、代号,除了相邻专业的读者也能清楚理解的以外,在首次出现时必须加以说明;科技论文写作时应注意的其他事项,如采用法定计量单位,正确使用语言文字和标点符号等,也同样适用于英文摘要的编写。